DOI:10.16157/j.issn.0258-7998.1985.07.014

技术讲座

四位微计算机的功能及其应用

第三讲　国产四位微计算机的指令系统

温州电子技术研究所　缪晓胜

DG0040的基本指令为48条，其中单字节指令43条，双字节复合指令5条。在主频100KC时机器周期时间为10μs。单字节指令在一个机器周期时间内完成；双字节指令需要2个机器周期，其第一字节操作码均为01010111(57)。CPU在接收到57指令时执行一拍空操作，并在下一拍时产生一个指令周期宽度的内部双拍信号LB，封锁第二字节操作码在单字节使用时的所有操作，而转以执行双字节指令的控制操作。除上述5条复合指令外，接口电路DG0046及DG0047的指令也都是用57操作码复合而成的。还留了若干复合指令码可由用户自行定义。当然，须设计相应的指令译码部件。

根据指令功能的不同，可将其划分为五部分：数据存贮器指令、运算指令、位操作和标志操作指令、输入输出指令及转移指令。下面逐一予以介绍。这里要说明一点，即关于DG0040的指令汇编符号，已出的几本资料上所载的均不尽相同，至今尚未统一。本文参考所有有关资料，特别是参考了朱丰毅同志的建议，稍微作了修改，力图使汇编符号能更清楚地表示出指令的操作内容。

一、数据存贮器指令

用来指定、修改RAM的地址BS、BU、BL，并实现RAM和累加器A之间的数据传送。

在本文中用符号M^S_{UL}表示RAM单元，其中上标S为BS值，表示RAM区；下标U为BU值，表示RAM寄存器；L为BL值，表示RAM单元。

1. LBS y 送立即数至RAM高位地址寄存器BS。

编码：

0 1 1 0	00y_2y_1

60～63

操作：$y_2y_1 \rightarrow BS$

$y_2y_1 \rightarrow L_2L_1$

说明：RAM的区地址由BS(2位)决定，本指令将立即数y送至BS，从而指定RAM的区号。与此同时，还将y送至L寄存器的低位L_2L_1，用来在执行数据传送指令时作为BS异或修改的操作数($BS \oplus L_2L_1 \rightarrow BS$)。

2. LB x,y 送立即数至RAM地址寄存器BU、BL。

编码：

0 1 0 x_3	x_2 x_1 y_2 y_1

40～53

操作：①$y_2y_1 \rightarrow BU$

②$x_3x_2x_1 \rightarrow BL$，但数据格式(由R决定)不同时操作结果也不同，BL结果值(x)见表3.1。

表3.1

$x_3x_2x_1$	BL结果值(x)	
	长格式(R=0)	短格式(R=1)
000	0000(O)	0000(O)
001	1101(D)	0111(7)
010	1110(E)	1000(8)
011	1111(F)	1111(F)
100	1100(C)	1110(E)

③当LB指令连续出现时，第二条以后的指令均不执行，即操作码被封锁，成为空操作指令。

说明：指定RAM的中位地址BU和低位地址BL。其中BU为2位，由立即数y直接送入。BL为4位，

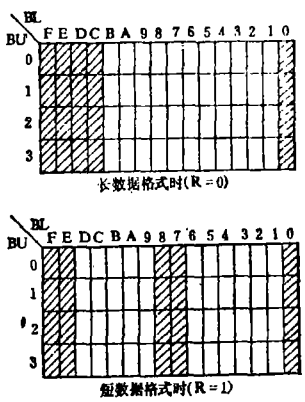


图3.1　LB x,y指令所能指定的RAM单元(各区均一样)

(C)1994-2022 China Academic Journal Electronic Publishing House. All rights reserved.　http://www.cnki.net

用立即数x指定，由于x仅3位，并且只提供了五种编码(000～100)，因此只能指定5个地址。对于长格式和短格式均分别指定寄存器的头部和尾部单元。

图3.1示出了LB x，y指令所能指定的RAM单元。

LBS y和LB x，y指令连用，可指定4×4×5=80个RAM地址。

由于第③点功能，可用来指定程序公共模块的初始地址。

3. LDA y RAM当前单元的内容送至累加器

编码：| 0 0 0 1 | 1 0 y_2y_1 | 18～1B

操作：①M→A (M即指M^S_{UL}，下同)

②BU⊕y_2y_1→BU

③BS⊕L_2L_1→BS

④若R=1，则BL_4⊕W→BL_4

说明：将由BS、BU、BL所指定的当前RAM单元的内容送至累加器。同时对RAM地址进行按位异或修改。其中BU的异或修改条件由立即数y给出，BS的异或修改条件由L寄存器低位L_2L_1给出。第④点是指短数据格式时的情形。BL_4=1时指向高8位的寄存器(BL=1000～1111)，BL_4=0时指向低8位的寄存器(BL=0000～0111)。由W来作异或修改：当W=1时执行指令后BL_4反相(BL_4⊕1=$\overline{BL_4}$)，实现前后寄存器之间的交换操作；当W=0时执行指令后BL_4不变(BL_4⊕0=BL_4)，实现同半部分寄存器之间的数据交换。显然当处于长数据格式(R=0)时第④点无效。

4. EXC y 交换累加器和RAM当前单元的内容。

编码：| 0 0 0 1 | 0 0 y_2y_1 | 10～13

操作：①A↔M

②BU⊕y_2y_1→BU

③BS⊕L_2L_1→BS

④若R=1，则BL_4⊕W→BL_4

说明：由BS、BU、BL所指定的当前RAM单元的内容和累加器内容互换。对RAM地址所作的修改和LDA指令相同。

5. EXCI y 交换累加器和RAM当前单元的内容并使RAM地址BL加1。

编码：| 0 0 0 1 | 0 1 y_2y_1 | 14～17

操作：①～④同EXC指令

⑤BL+1→BL

⑥若R=0，则BL=1011(B)跳步

若R=1，则BL=x110(6或E)跳步

说明：除完成EXC指令的全部操作外，还对BL作加1计数修改操作。此外该指令还具有判跳功能，当满足第⑥条时程序跳过一条执行。但须特别注意跳步条件是指BL修改前的值。

举例：若BS=1，BU=0，BL=6，即指向M^1_{06}单元，且L_2L_1=10(2)，R=0，则执行下述指令：

EXCI,3(操作码17)

其结果为：M^1_{06}单元内容和A互换；BS=01⊕10=11(3)，BU=00⊕11=11(3)，BL=6+1=7，即执行后RAM当前单元为M^3_{37}；由于BL≠1011(B)，所以按正常次序执行下一条指令。

该例中若条件R=0改为R=1且W=1，则BL_4=0⊕1=1，于是执行后当前单元为M^3_{3F}。同时由于执行前BL=6，符合判跳条件，程序将跳过一条，执行下一条指令。

6. EXCD y 交换累加器和RAM当前单元的内容并使RAM地址BL减1。

编码：| 0 0 0 1 | 1 1 y_2y_1 | 1C～1F

操作：①～④同EXC指令

⑤BL－1→BL

⑥若R=0，则BL=0跳步

若R=1，则BL=x000(0或8)跳步

说明：本指令和EXCI指令的功能相似，仅对BL修改(不是加1是减1)且判跳的操作条件不同。

7. LAM x 立即数送累加器或RAM当前单元。

编码：| 0 0 1 0 | $x_4x_3x_2x_1$ | 20～2F

操作：单独执行时，x→A；

连续执行时从第二条起：x→M，BL+1→BL

说明：往累加器中送立即数。连续执行时则往RAM单元中送。由于同时修改RAM地址，所以预置n个RAM单元仅需n+1条指令，效率很高。

8. INCB RAM地址寄存器BL加1并判跳

编码：| 0 1 0 1 | 0 1 0 0 | 54

操作：①BL+1→BL

②若R=0，则BL=1011(B)跳步

若R=1，则BL=x110(6或E)跳步

说明：仅对BL作加1修改并判跳，实际上读者可以发现EXCI指令等于EXC和本指令的复合。

9. DECB RAM地址寄存器BL减1并判跳。

编码：| 0 1 0 1 | 1 1 0 0 | 5C

操作：①BL－1→BL

(C)1994-2022 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net

②若R = 0，则BL = 0000(0)跳步

若R = 1，则BL = x000(0或8)跳步

说明：仅对BL作减1修改并判跳，本指令和EXC指令组合在一起等于EXCD指令。

10. RW　复位数据交换方式触发器W。

编码：| 0 1 1 0 | 1 0 0 0 |　68

操作：0→W

说明：W触发器的功能可参阅LDA，EXC，EXCI，EXCD等指令。

11. SW　置位数据交换方式触发器W。

编码：| 0 1 1 0 | 1 0 0 1 |　69

操作：1→W

说明：同RW指令。

12. COMR　取反数据格式选择触发器R。

编码：| 0 1 0 1 | 0 1 1 0 |　56

操作：$\overline{R}$→R

说明：开机自动清时R = 0，使RAM处于长数据格式，每执行本指令一次R，求反一次。

二、运算指令

本机能作4位二进制并行加法运算和减法运算，累加器A是源寄存器之一和目的寄存器。另一个数据源一般是RAM当前单元，也可以是指令中的立即数。还具有十进制调整指令，因此作BCD运算十分方便。

13. ADD　RAM当前单元内容加至累加器。

编码：| 0 0 0 0 | 1 1 0 0 |　0C

操作：A + M→A

说明：RAM当前单元的内容和累加器内容作二进制加法运算，其结果送回累加器。进位忽略不管。

举例：若A = 1001，M^{S}_{UL} = 1010，执行指令ADD后A的结果为：A + M = 1001 + 1010 = 0011→A

14. ADC　RAM当前单元内容和累加器内容带进位相加。

编码：| 0 0 0 0 | 1 1 1 0 |　0E

操作：A + M + C→A，C

说明：RAM当前单元的内容和累加器的内容及进位触发器C的内容作二进制加法，其结果送回累加器。运算中产生的进位送至进位触发器C。

举例：前例中如C = 1，则执行ADC指令后其结果为：A + M + C = 1001 + 1010 + 1 = 0100→A，1→C

15. ADCSNC(或简写为ADT)　RAM当前单元内容和累加器内容带进位相加，无进位则跳步。

编码：| 0 0 0 0 | 1 1 1 1 |　0F

操作：A + M + C→A，C；若C = 0则跳步

说明：除完成前条指令ADC的操作外还在执行后判别C触发器的结果(即运算中的进位)是否为0，是0则程序跳步，否则按顺序执行。

16. ADX　x　立即数加至累加器，无进位则跳步。

编码：| 0 0 1 1 | $x_4x_3x_2x_1$ |　31～35，37～3F。

操作：A + x→A，C_4 = 0跳，(1≤x≤5或7≤x≤F)

说明：累加器和指令中的立即数x作二进制相加，结果送回累加器。执行后并判别本次运算最高位进位C_4是否为0，是0则程序跳步，否则按顺序执行。要注意两点：①和前二条指令不同，进位C_4并不送进位触发器C，仅作为判跳条件，C不受影响。②立即数x≠0，6，

举例：若A = 0111，则执行指令ADX 4后：A = 0111 + 0100 = 1011(B)，并且因C_4 = 0，所以程序跳步。

17. CADSC(或SUB)　累加器取反和RAM当前单元内容带进位相加，有进位则跳步。

编码：| 0 0 0 0 | 1 0 1 1 |　0B

操作：$\overline{A}$ + M + C→A，C；C = 1跳

说明：本指令成完减法运算。减去一个数，等于加上该数的负数。用补码形式表示二进制负数是原数取反加1。该指令把A按位取反(如0110取反后变成1001)，如果事先把C置位，这样$\overline{A}$ + C = $\overline{A}$ + 1就是 − A的补码。$\overline{A}$ + M + C就等于M − A，用补码形式实现了减法运算。所得到的结果也是补码形式。如M≥A，则结果C = 1，和运算前一样，即没有借位；如M < A，则结果C = 0，说明有借位。C = 1时程序将跳过一拍，否则按顺序执行。

举例：设A = 0110(6)，C = 1，M = 1001(9)，执行指令CADCSC：

$\overline{A}$ = 1001，

$\overline{A}$ + M + C = 1001 + 1001 + 1 = 0011→A，1→C

由于C = 1，程序将跳过一条

18. DAA　十进制调整。

编码：| 0 0 1 1 | 0 1 1 0 |　36

操作：若A≥10或C = 1　则A + 6→A，1→C，否则A，C不变

说明：本指令用于加法运算时的十进制调整。在

(C)1994-2022 China Academic Journal Electronic Publishing House. All rights reserved.　http://www.cnki.net

作BCD制(Binary Coded Dicemal二进制编码的十进制)运算时，四位机的每一个 RAM 单元存放一位十进制数。由于十进制的基数是10，运算时"逢10进1"，而四位二进制单元的基数是16，所能表示的数值范围是0～15，运算中"逢16进1"。这样在 BCD 运算时必须作"加6修正"。

运算中有三种可能情况：①结果＜10，这时二种数制完全一致，不必作修正。②10≤结果≤15，没有进位，即C = 0。这时结果值已超出十进制表示范围，应予以修正。如1000(8) + 0110(6) = 1110(14)，用本指令作加 6 修正：1110 + 0110 = 0100(4)，同时 1→C，表示有进位。③16≤结果≤18，这时虽已产生了进位，但结果值仍须作加6修正。如1001(9) + 1001(9) = 0010(2)，C = 1，执行DAA后，0010 + 0110 = 1000(8)，1→C不变。

19. RC　复位进位触发器。

编码：

0 0 0 0	0 0 1 0

02

操作：0→C

20. SC　置位进位触发器。

编码：

0 0 0 0	0 0 1 1

03

操作：1→C

21. SKNC　若进位触发器为 0 则跳。

编码：

0 0 0 0	1 0 0 1

09

操作：C = 0跳

22. SKAM　RAM 当前单元值和累加器值若相等则跳。

编码：

0 0 0 0	1 1 0 1

0D

操作：若A = M则跳

23. NOP　空操作。

编码：

0 0 0 0	0 0 0 0

00

操作：什么也不执行。用于程序运行时间的调整。

三、位操作指令和标志操作指令

DG0040机RAM的每一位，G 锁存器的每一位及独立的硬件触发器 Z，均具有位操作功能。所谓位操作，就是独立地进行置位(送 1)，复位(送 0)和测试判跳的操作。这些功能使四位机具有很大的灵活性，构成了四位机的重要特色之一。

24. RMp　复位RAM当前单元的第P位。

编码：

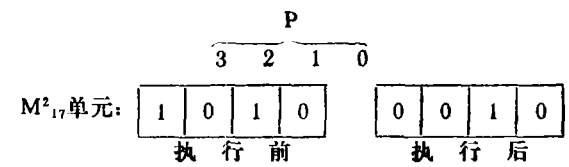
0 0 0 0	0 1 P_2 P_1

04～07

操作：$0 \rightarrow M^{S}_{UL(P)}$　(P = 0～3)

说明：由BS、BU、BL所指定的RAM 当前单元的第P位被复位，其它位保持不变。

举例：如BS = 2，BU = 1，BL = 7，且 $M^{2}_{17} = 1010$，则执行RM_3(07)指令将使M^{2}_{17}变成0010：



25. SMp　置位RAM当前单元的第P位。

编码：

0 1 0 1	1 0 P_2 P_1

58～5B

操作：$1 \rightarrow M^{S}_{UL(P)}$　(P = 0～3)

说明：RAM当前单元的第P 位被置位，其它位保持不变。

26. SKMp　若RAM当前单元的第 P 位为 1 则跳。

编码：

0 1 1 0	0 1 P_2 P_1

64～67

操作：若$M^{S}_{UL(P)}$ = 1则跳(P = 0～3)

27. RGp　复位G锁存器的第P位(双字节指令)。

编码：

0 1 0 1	0 1 1 1

57

0 0 0 0	0 1 P_2 P_1

04～07

操作：0→Gp　(P = 0～3)

说明：把G锁存器的第P位复位为 0。在G端口处于输出态时(F = 0)，G锁存器内容可经G 端口输出片外，并能予以测试，或用GTA指令读入。在G端口处于输入态时(F = 1)，也可进行复位操作，但G锁存器内容不能输出，也不能测试或读入。

28. SGp　置位G锁存器的第P位(双字节指令)。

编码：

0 1 0 1	0 1 1 1

57

0 1 0 1	1 0 P_2 P_1

58～5B

操作：1→Gp　(P = 0～3)

说明：和RGp指令相似，但是作置位操作。

29. SKGp　G端口的第P位若为 1 则 跳(双字节指令)。

编码：

0 1 0 1	0 1 1 1

57

0 1 1 0	0 1 P_2 P_1

64～67

操作：Gp = 1跳　(P = 0～3)

说明：测试G端口第P位的状态，若为1则程序跳过一条执行。G 端口有二种工作状态。当处于输出态

(C)1994-2022 China Academic Journal Electronic Publishing House. All rights reserved.　http://www.cnki.net

时，所测试的是G锁存器的第P位；当处于输入态时，测试的是外部设备送到G端口的第P位。

30. RZ　复位标志触发器Z。

编码：

0 1 0 1	0 1 0 1	55

操作：0→Y

说明：Z是一个独立的硬件触发器，在用作程序标志时特别方便。本指令进行复位操作。

31. SZ　置位标志触发器Z。

编码：

0 1 0 1	1 1 0 1	5D

操作：1→Z

32. SKZ　标志触发器Z若为1则跳步。

编码：

0 0 1 1	0 0 0 0	30

操作：若Z = 1则程序跳过一条

四、输入输出指令

33. KTA　K端口状态送累加器。

编码：

0 0 0 0	1 0 0 0	08

操作：K→A

说明：4位并行端口K_1～K_4的状态送至累加器A。由于K没有缓冲功能，所以在执行该指令时有效信号必须出现在K端口。

34. G端口数据送累加器。

编码：

0 0 0 0	1 0 1 0	0A

操作：G→A

说明：当G处于输出方式时，(F = 0)，把G锁存器的数据读入累加器。当G处于输入方式时，(F = 1)。把G端口引脚上的外部数据读入累加器。

35. ATG　累加器数据G锁存器。

编码：

0 0 0 0	0 0 0 1	01

操作：A→G

说明：把累加器内容送至G锁存器。当G处于输出态时(F = 0)，其数据送往G1～G4端口输出片外。

36. ENGO　允许G端口输出(双字节指令)。

编码：

0 1 0 1	0 1 1 1	57
0 0 0 0	0 0 1 0	02

操作：0→F

说明：复位G端口工作方式触发器F，使G处于输出态，G锁存器内容可送至G_1～G_4端口输出片外。

37. ENGI　允许G端口输入(双字节指令)。

编码：

0 1 0 1	0 1 1 1	57
0 0 0 0	0 0 1 1	03

操作：1→F

说明：置位G端口工作方式触发器F，使G处于输入态。G锁存器和端口断开。G端口内容可由GTA指令读入累加器。

38. ATL　累加器内容送L寄存器。

编码：

0 1 1 0	1 1 0 1	6D

操作：A→L

说明：把累加器A的内容送至L寄存器。L的内容直接送至片外，并送入DG0041片内译成笔段信号a、b、c、d、e、f、g、d_p。L的低二位L_2 L_1还是RAM高位地址BS的异或修改条件。

39. SHD_0　D寄存器右移1位，D_1送0。

编码：

0 1 1 0	1 0 1 0	6A

操作：$0\rightarrow D_1\rightarrow D_2\rightarrow\cdots\rightarrow D_{15}$

说明：把D寄存器内容右移1位，首位D_1送0，末位D_{15}内容移出消失。

40. SHD_1　D寄存器右移1位，D_1送1。

编码：

0 1 1 0	1 0 1 1	6B

操作：$1\rightarrow D_1\rightarrow D_2\rightarrow\cdots\rightarrow D_{15}$

说明：和前条指令相似，但首位送1。

41. RN_P　复位N_P触发器。

编码：

0 1 1 0	1 1 1 0	6E

操作：$0\rightarrow N_P$，$0\rightarrow L$

说明：N_P是D寄存器的输出控制触发器。该指令复位N_P，封锁D寄存器的输出，D_1～D_{15}端口输出全0。同时清除L寄存器。

42. SN_P　置位N_P触发器。

编码：

0 1 1 0	1 1 1 1	6F

操作：$1\rightarrow N_P$，A→L

说明：置位N_P，让D寄存器内容送出D端口。同时累加器内容送L寄存器，经译码后给出段信号。

五、转移指令

43. LTSPU　L寄存器内容送SPU寄存器。

编码：

0 1 1 0	1 1 0 0	6C

(C)1994-2022 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net

操作：L→SPU，0→L

说明：把L内容送至ROM页地址预置寄存器SPU，同时把L清0。由于L可接收A的内容，从而进一步可根据K端口、G端口、RAM单元的内容并和JMP或CALL指令配合构成各种分技程序。

44. SSR x 预置SPU或SPS寄存器。

编码：

0 1 1 1	$x_4x_3x_2x_1$

70～7F

操作：x→SPU（x=0～F）但若前条为SSP或LTSPU指令，则改为：

$x_3x_2x_1$→SPS

说明：把立即数x送入ROM页地址预置寄存器SPU。若前条指令也是SSP或LTSPU(即SPU已被预置)，则改把x的低三位$x_3x_2x_1$送入ROM区地址寄存器SPS。本指令也需和JMP，CALL指令配用。

45. JMP x 无条件转移。

编码：

1 0 x_7x_5	$x_4x_3x_2x_1$

80～BE

操作：①x→PL(0≤x≤3E)

②若前条为SSP或LTSPU，则同时执行：SPU→PU，SPS→PS

说明：实现程序的无条件转移。程序计数器PC分三部分。低部PL的转移值由指令中的立即数x送入。高部PU、PS的值由SSP或LTSPU指令分别预置在地址预置寄存器SPU、SPS中，在执行JMP指令时分别送进PU和PS。具体用法如下：

①页内转移：JMP x

转移后区、页地址不变，页内地址由x给出。

②页间转移：

```
SSP  x          LTSPU
JMP  x   或     JMP  x
```

转移后区地址不变，页地址由第一条指令给出，页内地址同上。

③区间转移：

```
SSP  x          LTSPU
SSP  x   或     SSP  x
JMP  x          JMP  x
```

转移后区地址由第2条指令给出，页地址由第1条指令给出，页内地址同上。

46. CALL x 子程序调用。

编码：

1 1 x_8x_6	$x_4x_3x_2x_1$

C0～FE

操作：①x→PL(0≤x≤3E

②若前条为SSP或LTSPU指令，则同时执行：SPU→PU，SPS→PS否则执行：15→PU，PS不变

③PC+1→SA→SB→SC→SD→SE

说明：子程序调用指令。被调用子程序地址的给出办法和转移指令JMP大致相同。同时将调子程序前的当前地址低部PL加1(指计数序号加1，实际PL值见第二讲中地址对照表)送入堆栈第1级SA，堆栈各级依次向下传递，最底部SE内容丢失(所以子程序嵌套不能超过五级)。具体用法如下：

①调用本区第15页的子程序：

```
CALL  x
```

单独执行CALL指令时计算机强迫使15→PU，因此自动转到本区第15页，页内地址由x给出。这样只用单字节便实现了转子，效率很高。所以一般尽量将子程序安排在各区的第15页。较长的子程序可安排在其它页，但也可将入口地址安排在第15页(即从15页再转至其它页的子程序)，以便用单字节指令进行调用。因此第15页又称为子程序目录页。

②调用本区其它页的子程序：

```
SSP   x          LTSPU
CALL  x   或     CALL  x
```

子程序的页地址由第一条指令给出，页内地址同上。第二种方法实际上很少使用。

③调用其它区内的子程序：

```
SSP   x          LTSPU
SSP   x   或     SSP   x
CALL  x          CALL  x
```

子程序的区地址由第2条指令给出，页地址由第1条给出，页内地址同上。

47. RET 从子程序返回。

编码：

0 1 0 1	1 1 1 0

5E

操作：①SE→SD→SC→SB→SA→PC

②$SA_{13\sim11}$→SPS

说明：用在子程序的末尾，使堆栈依次从底向顶弹出。最高级SA内容送回PC，于是程序回到调子时的断点处继续执行。这里同时把SA的最高三位送到SPS寄存器，目的使SPS和PS一致，在返回后作区内页间转移时不致引起混乱。

48. RETSK 从子程序返回并跳过一条。

编码：

0 1 0 1	1 1 1 1

5F

操作：①SE→SD→SC→SB→SA，SA+1→PC

②$SA_{13\sim11}$→SPS

说明：和前条指令的区别是返回地址要加1，用以实现子程序中的判跳功能。

DG0040四位微型计算机指令系统如表3.2所示。

(C)1994-2022 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net

表 3.2 DG0040四位微型计算机指令系统表

类别	助记符	操作码 16进制	操作码 2进制	操作说明
数据存贮器指令	LBS y	60～63	010100y_2y_1	y_2y_1→BS，y_2y_1→L_2L_1
	LB x，y	40～53	010$x_3x_2x_1y_2y_1$	①y_2y_1→BU ②$x_3x_2x_1$→BL_1
				$x_3x_2x_1$ / BL结果值：长格式(R=0) / 短格式(R=1) 000 / 0000(O) / 0000(0) 001 / 1101(D) / 0111(7) 010 / 1110(E) / 1000(8) 011 / 1111(F) / 1111(F) 100 / 1100(C) / 1110(E)
				③本指令连续出现时，第二条及以后的指令均被忽略，不予执行。
	LDA y	18～1B	000110y_2y_1	①M→A ②BU⊕y_2y_1→BU ③BS⊕L_2L_1→BS ④若R=1，则BL_4⊕W→BL_4
	EXC y	10～13	000100y_2y_1	①A↔M ②BU⊕y_2y_1→BU ③BS⊕L_2L_1→BS ④若R=1，则BL_4⊕W→BL_4
	BXCI y	14～17	000110y_2y_1	①～④同上 ⑤BL+1→BL ⑥若R=0，则BL=1011跳 若R=1，则BL=x110跳
	EXCD y	1C～1F	0001y_2y_1	①～④同上 ⑤BL—1→BL ⑥若R=0，则BL=0000跳 若R=1，则BL=x000跳
	LAM x	20～2F	0010$x_4x_3x_2x_1$	x→A，但连续执行时第2条起改为：x→M，BL+1→BL
	INCB	54	01010100	①BL+1→BL ②若R=0，则BL=1011跳 若R=1，则BL=x110跳
	DECB	5C	01011100	①BL−1→BL ②若R=0，则BL=0000跳 若R=1，则BL=x000跳
	RW	68	01101000	O→W
	SW	69	01101001	1→W
	COMR	56	01010110	$\bar{R}$→R

(C)1994-2022 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net

续表

类别	助记符	操作码		操作说明
		16进制	2进制	
运算指令	ADD	0C	00001100	A + M→A
	ADC	0E	00001110	A + M + C→A,C
	ADCSNC	0F	00001111	A + M + C→A,C;若C = 0 则跳
	ADX X	31～35; 37～3F	0011$x_4x_3x_2x_1$ (x≠0, 6)	A + x→A, 若C_4 = 0则跳
	CADCSC	0B	00001011	$\overline{A}$ + M + C→A, C;若C = 1则跳
	DAA	36	00110110	若A≥10或C = 1则: A + 6→A, 1→C; 否则A, C不变
	RC	02	00000010	0→C
	SC	03	00000011	1→C
	SKNC	09	00001001	C = 0跳
	SKAM	0D	00001101	若A = M则跳
	NOP	00	00000000	空操作
位操作和标志操作指令	RMp	04～07	000001p_2p_1	0→$M^S_{UL(P)}$
	SMp	58～5B	010110p_2p_1	1→$M^S_{UL(P)}$
	SKMp	64～67	011001p_2p_1	若$M^S_{UL(P)}$ = 1 则跳
	RGp	57 04～07	01010111 000001p_2p_1	0→G_P
	SGp	57 58～5B	01010111 010110p_2p_1	1→G_P
	SKGp	57 64～67	01010111 011001p_2p_1	若G_P = 1 则跳
	RZ	55	01010101	0→Z
	SZ	5D	01011101	1→Z
	SKZ	30	00110000	若Z = 1 则跳
输入输出指令	KTA	08	00001000	K→A
	GTA	0A	00001010	G→A
	ATG	01	00000001	A→G
	ENGO	57 02	01010111 00000010	0→F, G处于输出态
	ENGI	57 03	01010111 00000011	1→F, G处于输入态
	ATL	6D	01101101	ATL
	SHD_0	6A	01101010	0→D_1→D_2→…→D_{16} (D右移1位, 0→D_1)

(C)1994-2022 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net

续表

类别	助记符	操作码 16进制	操作码 2进制	操作说明
输入输出指令	SHD_1	6B	01101011	$1\rightarrow D_1\rightarrow D_2\rightarrow\cdots\rightarrow D_{16}$(D右移1位，$1\rightarrow D_1$)
	RNp	6E	01101110	$0\rightarrow Np$，$0\rightarrow L$
	SNp	6F	01101111	$1\rightarrow Np$，$A\rightarrow L$
转移指令	LTSPU	6C	01101100	L—SPU，$0\rightarrow L$
	SSR x	70～7F	$0111x_4x_3x_2x_1$	$x\rightarrow$SPU，但若前条为SSR或LTSPU指令，则改为：$x_3x_2x_1\rightarrow$SPS
	JMP x	80～BE	$10x_6x_5x_4x_3x_2x_1$	①$x\rightarrow$PL($0\leqslant x\leqslant 3E$) ②若前条为SSP或LTSPU，则：SPU→PU，SPS→PS
	CALL x	C0～FE	$11x_6x_5x_4x_3x_2x_1$	①$X\rightarrow$PL($0\leqslant x\leqslant 3E$) ②若前条为SSP或LTSPU，则：SPU→PU，SPS→PS否则：15→SU，PS不变， ③PC+1→SA→SB→SC→SD→SE
	RET	5E	01011110	①SE→SD→SC→SB→SA→PC ②$SA_{15\sim11}\rightarrow$SPS
	RETSK	5F	01011111	①SE→SD→SC→SB→SA，SA+1→PC ②$SA_{15\sim11}\rightarrow$SPS

（待续）

（上接第29页）

特性测试以及在沈阳市自来水公司水源一厂二天的信道误码率测试，我们对专用架空明线的数传特性有了一定的感性认识和了解，归纳起点有以下几点意见值得一谈：

1．专用架空明线有较好的传输特性，可以作为远动装置的传输媒介。

2．专用架空明线可以与油田、水井、泵站的动力线分杆架设，也可以与高压动力线合杆架设，误码率均在10^{-7}数量级。合杆架设却可以节省一路线的电杆，减少占地面积、减少架杆费用，深受用户欢迎。

3．专用架空明线可以直接进行基带传输。可以传送单极性归零脉冲，也可传送双极性非归零脉冲，误码率均可达10^{-7}，传输距离实验已达到10公里范围且不必采用音频调制，从而节省了调制-解调器的费用。

4．信道误码率基本上不受气候影响。在北京测试的日期是76年7月22日至7月28日，当时正置酷夏。测试期间有晴天、雨天、地震。在沈阳测试的日期是77年2月8日至2月9日，正置严冬季节，室外有厚厚的积雪。然而两地在不同季节测试出的结果却基本相同。误码率均在10^{-7}数量级。

5．专用架空明线特性阻抗Zc随f变化而变化。当f增加时|Zc|随之减少(参看表2)，而相角ϕc却随f的增加而愈来愈负。当频率在100～4800Hz范围内变化时，ϕc均为负值，即Zc为容性负载。

6．当架空明线发端与收端阻抗基本匹配时，f在100～4800Hz变化时，线路衰耗接近为一个常值，大致在(1.40～1.48N)范围内变化参看表3。从而为远动装置信道接口的增益设计提供了依据。

（上接第36页）

流通过D_2，因此在R_1上是一个恒压降，通过D_1也是恒流。通过D_1的电流$I_{D1}=V_{D2}/R_1$，通过D_2的电流$I_{D2}=V_{D1}/R_2$，调节电压$E_O=V_{D1}+V_{D2}$。

如果D_1，D_2是两只同型号的具有相同齐纳电压和相反温度系数的补偿稳压管，此类线路可指望得到比用单只稳压管好1～2个数量级的精密参考电压，同时外负载的变化对E_O和PVR均无影响。此类线路有人作到I_L从零到300毫安，电源从15V～40变化，E_O只变化2毫伏。PVR变化25μV；在空载时，温度从25～75℃，PVR的温度系数小于2μV/℃。

综上所述，集成运放用于基准电源中，不论是稳定性、调节精确性和使用的灵活性、负载能力等都显示出优异的性能而获得广泛的应用。

(C)1994-2022 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net